(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2002-270720 (P2002-270720A)

(43)公開日 平成14年9月20日(2002.9.20)

(51) Int.Cl. ⁷	識別記号	FΙ	テーマコード(参考)	
H01L 23/	712 5 0 1	H01L 23/12	501C 5F061	
	, C		501P .	
21/	304 631	21/304	6 3 1	
21/	56	21/56	,R	
21/	301	21/78	R	
		·	請求項の数9 OL (全 7 頁)	
(21)出願番号	特願2001-66364(P2001-66364)		(71)出願人 000005821	
		松下電器	産業株式会社	
(22)出願日	平成13年3月9日(2001.3.9)	大阪府門真市大字門真1006番地 (72)発明者 藤本,韓昭		
	× 2	大阪府門真市大字門真1006番地 松下電器		
	1	産業株式会社内		
	•	(72)発明者 野村 徹		
		大阪府門	度市大学門直1006級地 以下營服	

(54) 【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】 ウェハーレベルでパッケージングして半導体 装置を形成する際、ウェハーとして反りが発生し、個々の半導体素子へのダメージや残存応力の問題があり、信頼性上の問題があった。

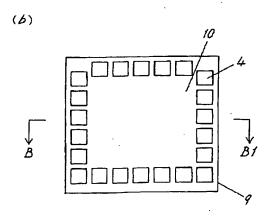
【解決手段】 半導体装置として半導体チップ9の裏面には表面の第1の絶縁性樹脂10と熱膨張バランスをとった第2の絶縁性樹脂11を形成しているので、基板実装時に発生する熱応力によっても半導体装置の反りを防止でき、信頼性の高いCSP型の半導体装置を実現できる。また半導体チップ9自体も薄厚化された半導体チップであるため、チップサイズ化とともに薄厚化を実現した半導体装置を実現することができる。



産業株式会社内

弁理士、岩橋、文雄 (外2名) Fターム(参考) 5F061 AA01 CA05 CA21 CA22 CB13

(74)代理人 100097445



【特許請求の範囲】

【請求項1】 チップ状の半導体装置であって、表面に 電極パッドを有した半導体チップと、

前記電極パッドを除く前記半導体チップの表面を被覆し た第1の絶縁性樹脂と、

前記電極パッドと電気的に接続され、前記半導体チップ の表面に配置された突起電極と、

前記半導体チップの側面領域を除いた裏面領域を被覆し た第2の絶縁性樹脂とよりなることを特徴とする半導体 装置。

【請求項2】 半導体チップはその裏面が研削によって 100 [μm] 以下の厚みで薄厚にされた半導体チップ であることを特徴とする請求項1に記載の半導体装置。

【請求項3】 電極パッド上に突起電極が設けられていることを特徴とする請求項1に記載の半導体装置。

【請求項4】 突起電極は、半導体チップの表面を被覆した第1の絶縁性樹脂の表面上に設けられ、一その突起電極と半導体チップの電極パッドとは導体配線により接続されていることを特徴とする請求項1に記載の半導体装置。

【請求項5】 第1の絶縁性樹脂と第2の絶縁性樹脂とは、その厚みが互いに同等な厚みであることを特徴とする請求項1に記載の半導体装置。

【請求項6】 表面に複数の電極パッドが設けられた半導体素子を同一面内に複数個有し、個々の半導体素子がダイシングラインでチップ領域に区切られた半導体ウェハーを用意する工程と、

前記半導体ウェハーの各半導体素子の表面の電極パッド 上に各々、導電性材料により突起電極を形成する工程 と、

前記半導体ウェハーの表面を前記電極パッド上の突起電極を露出させて第1の絶縁性樹脂で被覆する工程と、前記半導体ウェハーの裏面側を研削して薄厚の半導体ウェハーを形成する工程と、

前記薄厚の半導体ウェハーの裏面を第2の絶縁性樹脂で 被覆する工程と、

前記薄厚の半導体ウェハーに対して、ダイシングライン で切断し、チップ単位の半導体装置を得る工程とよりな ることを特徴とする半導体装置の製造方法。

【請求項7】 半導体ウェハーの裏面側を研削して薄厚の半導体ウェハーを形成する工程では、前記半導体ウェハーの表面側をシート部材に接着固定した状態で行うことを特徴とする請求項6に記載の半導体装置の製造方法。

【請求項8】 半導体ウェハーの裏面側を研削して薄厚の半導体ウェハーを形成する工程では、半導体ウェハーの厚みを100 [μm] 以下の薄厚に研削することを特徴とする請求項6に記載の半導体装置の製造方法。

【請求項9】 半導体ウェハーの表面を電極パッド上の 突起電極を露出させて第1の絶縁性樹脂で被覆する工程 と、薄厚の半導体ウェハーの裏面を第2の絶縁性樹脂で被覆する工程とにおいて、第1の絶縁性樹脂と第2の絶縁性樹脂とは互いに同等の厚みで被覆することを特徴とする請求項6に記載の半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、チップサイズバッケージ(CSP)と称される半導体装置およびその製造方法に関するものであり、特に半導体ウェハーレベルで実現するチップサイズかつ、薄厚の半導体装置およびその製造方法に関するものである。

[0002]

【従来の技術】近年、半導体チップがパッケージングされた半導体装置としては、半導体チップの外形サイズと同等のCSP型の半導体装置が開発されている。中でも半導体ウェハーレベルで個々の半導体チップをパッケージングして、CSP型の半導体装置を実現する技術が盛んに開発されている。

【0003】以下、従来のウェハーレベルのCSP型の 半導体装置およびその製造方法について説明する。

【0004】まず従来の半導体装置について図5を参照して説明する。図5は従来のCSP型の半導体装置を示す図であり、図5(a)は断面図、図5(b)は平面図である。なお図5(a)の断面図は図5(b)の平面図のA-A1箇所の主要な断面を示すものである。

【0005】図5に示すように、従来の半導体装置は、矩形状のチップ状の半導体装置であって、表面に複数の電極パッド1を有した半導体チップ2と、それら電極パッド1を除く半導体チップ2の表面を被覆したエポキシ樹脂などの絶縁性樹脂3と、各電極パッド1上に設けられて電気的に接続され、絶縁性樹脂3の表面からその頂部が露出して半導体チップ2の表面に配置された突起電極4とより構成されているものである。

【0006】従来の半導体装置において、突起電極4は 金(Au)、銅(Cu)、ハンダなどの導電性材料から 構成されているものであり、バンプ形状を有しているも のである。

【0007】次に従来の半導体装置の製造方法について 図面を参照しながら説明する。図6,図7は従来の半導 体装置の製造方法を示す主要な工程ごとの断面図である。

【0008】まず図6(a)に示すように、表面に複数の電極パッド1が設けられた半導体素子5を同一面内に複数個有し、個々の半導体素子5がダイシングライン6でチップ領域に区切られた半導体ウェハー7を用意する。ここでは予めパックグラインドによりその厚みが250[μm]厚程度まで研削された半導体ウェハー7を用意する。当然、各半導体素子5表面には、集積回路が形成されているものである。

【0009】次に図6(b)に示すように、用意した半、

導体ウェハー7の各半導体素子5の表面の電極パッド1 上に各々、金、銅、ハンダなどの導電性材料により突起電極4を形成する。突起電極4の形成は、メッキ法やメカニカルに導電性材料を接合するワイヤーボンド法などの方法により形成する。

【0010】次に図6(c)に示すように、半導体ウェハー7の表面を電極パッド1上の突起電極4を露出させてエポキシ樹脂などの絶縁性樹脂3で被覆する。ここではダイシングライン6を除き、個々の半導体素子5単位で分離して各半導体素子5表面ごとに絶縁性樹脂3を被覆しているが、半導体ウェハー7の各半導体素子5全面にわたって絶縁性樹脂3を被覆させてもよい。

【0011】そして図7(a)に示すように、半導体ウェハー7に対して、ダイシングラインで切断することにより、チップ単位の半導体装置8を得るものである。(図7(b)には半導体ウェハーから切断分離した1つのチップ状の半導体装置8を示す。

【0・0・1・2】以上のように従来の半導体装置の製造方法では、半導体ウェハー状態で電極形成、表面保護の樹脂被覆、ダイシングなどを行うことにより、ウェハーレベルで個々の半導体チップをバッケージングして、CSP型の半導体装置を実現していた。

.

[0.0.1.3.]

D.

【発明が解決しようとする課題】しかしながら前記従来の半導体装置では、チップサイズの半導体装置ではあるものの、より薄厚の半導体装置ではなかった。また半導体装置として半導体チップの表面には絶縁性樹脂が形成されているため、プリント基板等の実装基板上に実装した際、実装条件、環境等により半導体装置に熱応力が印加された場合には、半導体装置自体に反りが発生し、半導体チップ内の集積回路にダメージが与えられ、製品としての信頼性を欠くことになる恐れがあった。特に半導体装置自体を薄厚化すると熱膨張係数の差が大きい側に反りが発生しやすいという問題があった。さらに応力による半導体装置の反りにより、突起電極と実装基板との接合の信頼性も低下する恐れもあった。

【0014】また従来の半導体装置の製造方法においては、半導体ウェハーレベルでパッケージングするため、特に表面保護の樹脂被覆により、半導体ウェハー上に絶縁性樹脂を形成した際、半導体ウェハーとして反りが発生し、個々の半導体装置へのダイシングによる分割に支障をきたしたり、半導体素子へのダメージの問題があった。また半導体ウェハー状態で反りを有し、その状態で個々の半導体装置に分割した場合には、外観上は反りが解消されるが、逆に半導体素子(半導体チップ)と表面の絶縁性樹脂との間に応力が残存し、樹脂剥離、集積回路素子へのダメージの問題もあった。

【0015】本発明は前記従来の課題を解決するもので、半導体ウェハーレベルでパッケージングし半導体装置を形成する際、半導体ウェハーへの反りの発生を防止

し、集積回路素子へのダメージを解消した半導体装置およびその製造方法を提供するものであり、さらに薄厚化 した半導体装置およびその製造方法を提供することを目 的とする。

[0016]

【課題を解決するための手段】前記従来の課題を解決するために、本発明の半導体装置は、チップ状の半導体装置であって、表面に電極パッドを有した半導体チップと、前記電極パッドを除く前記半導体チップの表面を被覆した第1の絶縁性樹脂と、前記電極パッドと電気的に接続され、前記半導体チップの表面に配置された突起電極と、前記半導体チップの側面領域を除いた裏面領域を被覆した第2の絶縁性樹脂とよりなる半導体装置である。

【0017】そして具体的には、半導体チップはその裏面が研削によって100 [μm]以下の厚みで薄厚にされた半導体チップである半導体装置である。

【0018】また、電極パッド上に突起電極が設けられている半導体装置である。

【0019】また、突起電極は、半導体チップの表面を被覆した第1の絶縁性樹脂の表面上に設けられ、その突起電極と半導体チップの電極パッドとは導体配線により接続されている半導体装置である。

【0020】また、第1の絶縁性樹脂と第2の絶縁性樹脂とは、その厚みが互いに同等な厚みである半導体装置である。

【0021】前記構成の通り、本発明の半導体装置は、半導体装置として半導体チップの裏面には表面の第10 絶縁性樹脂と熱膨張バランスをとった第20 の絶縁性樹脂を形成しているので、基板実装時の熱履歴等により発生する熱応力によっても半導体装置として反りが発生する。また半導体装置の半導体手の一つ単位を表面の半導体装置である。また半導体チップであるため、チップサイズ化とともに薄厚化を実現した半導体装置を実現することができる。特に半導体チップの厚みは $100[\mu m]$ 以下の例えば $50[\mu m]$ の厚みであるため、極めて薄厚化したCSP型の半導体装置を得ることができ、 $50[\mu m]$ 厚の薄厚であっても、反りの発生を防止できる構造である。

【0022】また本発明の半導体装置の製造方法は、表面に複数の電極パッドが設けられた半導体素子を同一面内に複数個有し、個々の半導体素子がダイシングラインでチップ領域に区切られた半導体ウェハーを用意する工程と、前記半導体ウェハーの各半導体素子の表面の電極パッド上に各々、導電性材料により突起電極を形成する工程と、前記半導体ウェハーの表面を前記電極パッド上の突起電極を露出させて第1の絶縁性樹脂で被覆する工程と、前記半導体ウェハーを形成する工程と、前記薄厚の半導体ウェ

ハーの裏面を第2の絶縁性樹脂で被覆する工程と、前記 薄厚の半導体ウェハーに対して、ダイシングラインで切 断し、チップ単位の半導体装置を得る工程とよりなる半 導体装置の製造方法である。

【0023】そして具体的には、半導体ウェハーの裏面側を研削して薄厚の半導体ウェハーを形成する工程では、前記半導体ウェハーの表面側をシート部材に接着固定した状態で行う半導体装置の製造方法である。

【0024】また、半導体ウェハーの裏面側を研削して 薄厚の半導体ウェハーを形成する工程では、半導体ウェ ハーの厚みを100[μm]以下の薄厚に研削する半導 体装置の製造方法である。

【0025】また、半導体ウェハーの表面を電極パッド上の突起電極を露出させて第1の絶縁性樹脂で被覆する工程と、薄厚の半導体ウェハーの裏面を第2の絶縁性樹脂で被覆する工程とにおいて、第1の絶縁性樹脂と第2の絶縁性樹脂とは互いに同等の厚みで被覆する半導体装置の製造方法である。

【0026】前記構成の通り、本発明の半導体装置の製造方法は、半導体ウェハーレベルでパッケージングする際、表面に第1の絶縁性樹脂を形成した後、シートに接着して半導体ウェハーの裏面側からグラインダーにより研削して薄厚化し、その状態のまま反りの発生を防止して、半導体ウェハーの裏面に対して、表面に形成した第1の絶縁性樹脂と熱膨張バランスをとった第2の絶縁性樹脂を形成し、そして個々の半導体装置に分割するため、反りの発生なく個々の半導体装置を得ることができる。特に半導体チップの厚みは100 [μm] 以下の例えば50 [μm] の厚みであるため、極めて薄厚化したCSP型の半導体装置を得ることができる。

[0027]

【発明の実施の形態】以下、本発明の半導体装置および その製造方法の一実施形態について説明する。

【0028】まず本実施形態の半導体装置について図面を参照しながら説明する。図1は本実施形態のCSP型の半導体装置を示す図であり、図1(a)は断面図、図1(b)は平面図である。なお図1(a)の断面図は図1(b)の平面図のB-B1箇所の主要な断面を示すものである。

【0029】図1に示すように、本実施形態の半導体装置は、チップ状の薄厚の半導体装置であって、表面にベリフェラルで電極パッド1を有した半導体チップ9と、各電極パッド1を除く半導体チップ9の表面を均一厚で被覆した第1の絶縁性樹脂10と、各電極パッド1と電気的に接続され、半導体チップ9の表面に配置された突起電極4と、半導体チップ9の側面領域を除いた裏面領域を均一厚で被覆した第2の絶縁性樹脂11とより構成されているものである。そして半導体チップ9はその裏

面が研削によって100 $[\mu m]$ 以下の例えば50 $[\mu$ m] の厚みで薄厚化された半導体チップであり、半導体装置として薄厚化した半導体装置である。

【0030】また図1に示すように本実施形態の半導体装置では、電極パッド1上に直接に突起電極4が設けられているものである。

【0031】そして本実施形態の半導体装置では、第1の絶縁性樹脂10と第2の絶縁性樹脂11とは、その厚みが互いに同等な厚みで設けられ、基板実装時の熱履歴による熱膨張のバランス化を図って設けられているものである。そのため、基板実装時の熱履歴等により発生する熱応力によっても半導体装置として反りが発生することはなく、信頼性の高いCSP型の半導体装置である。【0032】なお、本実施形態では第1の絶縁性樹脂10、第2の絶縁性樹脂11の厚みは、5~15 [μ m]であり、好適として10 [μ m]厚としている。すなわち半導体チップ9の厚みに対して、第1の絶縁性樹脂10による反りにバランス化させるよう第2の絶縁性樹脂11を設けるものであり、第1の絶縁性樹脂10、第2の絶縁性樹脂11の適正な厚みは半導体チップ9の厚みに応じて設定するものである。

【0033】以上、本実施形態の半導体装置は、半導体装置として半導体チップ9の裏面には表面の第1の絶縁性樹脂10と熱膨張バランスをとった第2の絶縁性樹脂11を形成しているので、基板実装時の熱履歴等により発生する熱応力によっても半導体装置として反りが発生することはなく、信頼性の高いCSP型の半導体装置である。また半導体チップであるため、チップサイズ化とともに薄厚化を実現した半導体チップ9の厚みは100 [μ m]以下の例えば50 [μ m]の厚みであるため、極めて薄厚化したCSP型の半導体装置を得ることができ、50 [μ m] 厚の薄厚であっても、反りの発生を防止できる構造である。

【0034】次に本実施形態の半導体装置の製造方法について説明する。図2,図3は本実施形態の半導体装置の製造方法を示す主要な工程ごとの断面図である。

【0035】まず図2 (a)に示すように、表面に複数の電極パッド1が設けられた半導体素子5を同一面内に複数個有し、個々の半導体素子5がダイシングライン6 (スクライブライン)でチップ領域に区切られた半導体ウェハー7を用意する。当然、各半導体素子5表面には、集積回路が形成されているものである。またここでは予めバックグラインドによりその厚みが250 [μm]厚程度まで研削された半導体ウェハー7を用意しているが、後工程で裏面を研削するためバックグラインドしていない半導体ウェハーでもよい。

【0036】次に図2(b)に示すように、用意した半 導体ウェハー7の各半導体素子5の表面の電極パッド1 上に各々、導電性材料により突起電極4を形成する。また、導電性材料としては、金、銅、ハンダなどの導電性材料を用い、突起電極4の形成は、メッキ法やメカニカルに導電性材料を接合するワイヤーボンド法などの方法により形成する。

【0037】次に図2(c)に示すように、半導体ウェハー7の表面に対して、各電極パッド1上の突起電極4を露出させて第1の絶縁性樹脂10で被覆する。ここでは突起電極4の頭頂部を突出させるよう第1の絶縁性樹脂10で被覆するが、被覆の方法としては、トランスファーモールド法や塗布法、ポッティング法によりエポキシ系の熱硬化型樹脂で被覆する。その場合の被覆厚としては、5~1,5 [μ m] であり、本実施形態では10[μ m] 厚で被覆としている。

【0038】なお、本実施形態では半導体ウェハー7の各半導体素子5全面にわたって第1の絶縁性樹脂10を被覆しているが、ダイシングライン6を除き、個々の半導体素子5単位で分離して各半導体素子5表面ごとに絶縁性樹脂3を被覆してもよい。また絶縁性樹脂10で表面を被覆する際、裏面側を樹脂シートに貼付して行うことにより、被覆した絶縁樹脂の徐冷時の熱硬化収縮による反りを防止できる。そして次工程の研削工程前に半導体ウェハー7の第1の絶縁性樹脂10が形成された表面側を樹脂シートに貼付した後に裏面側の樹脂シートを剥離除去することにより一時的な反りの発生を抑えることができる。

【0039】次に図2(d)に示すように、半導体ウェ ハー7の第1の絶縁性樹脂10が形成された表面側を樹 脂シート12に接着固定し、半導体ウェハー7の裏面側 をグラインダーにより研削して、薄厚化する。この工程 では250 [µm] 厚であった半導体ウェハー7を10 0 [μm] 以下の例えば50 [μm] 厚に薄厚化する。 ここでは表面に第1の絶縁性樹脂10が形成された半導 体ウェハー7の厚みを例えば50 [µm] 厚に薄厚化し たとしても、反り方向である表面側を樹脂シート12に 接着固定としているので、反りの発生を抑制した状態を 維持できるものである。そのため、使用する樹脂シート 12の厚みとしては半導体ウェハー7の反りに対抗でき るだけの厚みのものを使用する。また樹脂シート12と しては紫外線硬化型の接着剤が形成された樹脂シートを 用いるのが好ましく、薄厚化した半導体ウェハー7をシ ートから剥離する際に無理な力が印加され、破損、割れ のないようにする。

【0040】次に図3(a)に示すように、前工程の薄厚の半導体ウェハー7が樹脂シート12に貼付された状態のまま、半導体ウェハー7の裏面に対して第2の絶縁性樹脂11で被覆する。ここでは既に形成した半導体ウェハー7の表面側の第1の絶縁性樹脂10の厚みと同等の厚み、例えば10[μm]厚で第2の絶縁性樹脂11を形成するものであり、第1の絶縁性樹脂10によるウ

ェハー反りにバランス化させるよう第2の絶縁性樹脂11を設けるものであり、第1の絶縁性樹脂10、第2の 絶縁性樹脂11の適正な厚みは半導体ウェハー7の厚み に応じて設定するものである。

【0041】次に図3(b)に示すように、表面側に第1の絶縁性樹脂10、裏面側に第2の絶縁性樹脂11が形成された半導体ウェハー7を樹脂シートから剥離分離する。

【0042】そして図3(c)に示すように、薄厚の半導体ウェハー7に対して、ダイシングラインで切断し、チップ単位の半導体装置13を得るものである。なお、ダイシング時は、半導体ウェハーの表面全面は第1の絶縁性樹脂で被覆されているため、ダイシングラインが認識できない場合があるが、赤外線認識によりダイシングラインを認識してダイシングすることができる。

【0043】図3(d)には半導体ウェハー7から切断分離した1つのチップ状の薄厚の半導体装置13を示す。図3(d)に示す半導体装置は、図1で示した通り、表面に電極パッド1を有した半導体チップ9と、各電極パッド1を除く半導体チップ9の表面を被覆した第1の絶縁性樹脂10と、各電極パッド1と電気的に接続され、半導体チップ9の表面に配置された突起電極4と、半導体チップ9の側面領域を除いた裏面領域を被覆した第2の絶縁性樹脂11とより構成されているものである。

【0044】以上のように本実施形態の半導体装置の製造方法では、半導体ウェハーレベルでパッケージングする際、表面に第1の絶縁性樹脂10を形成した後、樹脂シート12に接着して半導体ウェハー7の裏面側からグラインダーにより研削して薄厚化し、その状態のままりの発生を防止して、半導体ウェハー7の裏面に対して、表面に形成した第1の絶縁性樹脂10と熱膨張バランスをとった第2の絶縁性樹脂11を形成し、そして個々の半導体装置を得ることができるため、チップの厚みは100[μ m]以下の例えば50[μ m]の厚みであるため、極めて薄厚化したCSP型の半導体装置を得ることができる。

【0045】次に本発明の半導体装置の別の実施形態について説明する。図4は本実施形態の半導体装置を示す 断面図である。

【0046】図4に示すように、本実施形態の半導体装置はペリフェラル型の半導体装置ではなく、エリアアレー型の半導体装置であって、表面に電極パッド1を有した半導体チップ9と、各電極パッド1を除く半導体チップ9の表面を被覆した第1の絶縁性樹脂10と、各電極パッド1と電気的に接続され、半導体チップ9の表面に配置された突起電極4と、半導体チップ9の側面領域を

除いた裏面領域を被覆した第2の絶縁性樹脂11とより 構成されているものであり、突起電極4は半導体チップ 9の表面を被覆した第1の絶縁性樹脂10の表面上に設けられ、その突起電極4と半導体チップ9の電極パッド 1とは、金(Au)、銅(Cu)などの導体配線14により再配線されて接続されている構造である。したがって図4に示す半導体装置はエリアパッド型の半導体装置であり、半導体チップ9上に外部電極である突起電極4がアレー状に配置されているものであり、多ピン化に対応した半導体装置である。

[0047]

【発明の効果】以上、本発明の半導体装置は、半導体装置として半導体チップの裏面には表面の第1の絶縁性樹脂と熱膨張バランスをとった第2の絶縁性樹脂を形成しているので、基板実装時の熱履歴等により発生する熱応力によっても半導体装置として反りが発生することはなく、信頼性の高いCSP型の半導体装置である。また半導体装置の半導体チップ自体も研削されて薄厚化された半導体チップであるため、チップサイズ化とともに薄厚化を実現した半導体装置である。

【0048】また本発明の半導体装置の製造方法は、半導体ウェハーレベルでパッケージングする際、表面に第1の絶縁性樹脂を形成した後、シートに接着して半導体ウェハーの裏面側からグラインダーにより研削して薄厚化し、その状態のまま反りの発生を防止して、半導体ウェハーの裏面に対して、表面に形成した第1の絶縁性樹脂と熱膨張パランスをとった第2の絶縁性樹脂を形成し、そして個々の半導体装置に分割するため、反りの発

生なく個々の半導体装置を得ることができるため、チップサイズ化とともに薄厚化を実現した信頼性の高い半導体装置を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態の半導体装置を示す図

【図2】本発明の一実施形態の半導体装置の製造方法を 示す断面図

【図3】本発明の一実施形態の半導体装置の製造方法を 示す断面図

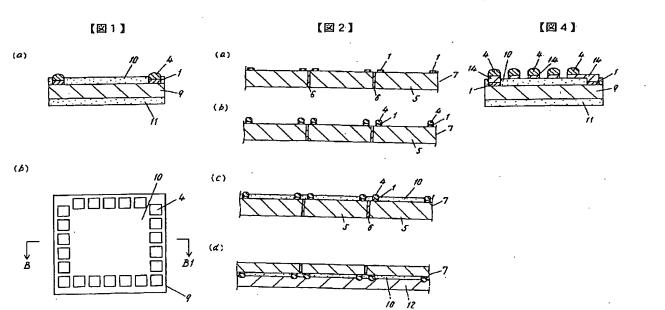
【図4】本発明の一実施形態の半導体装置を示す図

【図5】従来の半導体装置を示す図

【図6】従来の半導体装置の製造方法を示す断面図

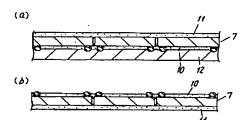
【図7】従来の半導体装置の製造方法を示す断面図 【符号の説明】

- 1 電極パッド
- 2 半導体チップ
- 3 絶縁性樹脂
- 4 突起電極
- 5 半導体素子
- 6 ダイシングライン
- 7 半導体ウェハー
- 8 半導体装置
- 9 半導体チップ
- 10 第1の絶縁性樹脂
- 11 第2の絶縁性樹脂
- 12 樹脂シート
- 13 半導体装置
- 14 導体配線

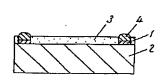


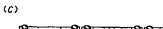
(a)

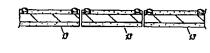
【図3】

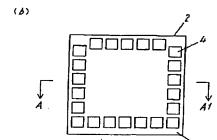




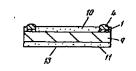




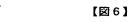


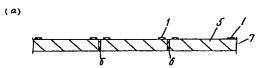


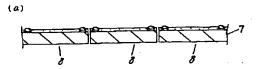




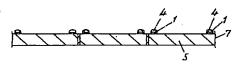
【図7】



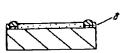




(6)







(c)

